

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **54111286 A**

(43) Date of publication of application: **31.08.79**

(51) Int. Cl

**H01L 21/66**

(21) Application number: **53018886**

(71) Applicant: **NEC CORP**

(22) Date of filing: **20.02.78**

(72) Inventor: **HONMA MICHIO**

(54) **INSPECTION METHOD OF SEMICONDUCTOR  
DEVICE**

(57) Abstract:

PURPOSE: To eliminate inspection errors by putting a wafer on the stage of a wafer probe after causing conductive materials to adhere to the reverse face of the wafer, and applying the voltage to the stage to inspect individual devices when the semiconductor wafer where plural semiconductor devices are formed is inspected.

CONSTITUTION: Conductive materials 14 such as Al, Au

and conductive resin are formed on the reverse face of wafer 11 where plural semiconductor devices are formed, and this face is put on stage 13 of a wafer probe. Wafer 11 and stage 13 are brought into ohmic contact with each other sufficiently, and individual devices are inspected while applying the voltage from stage 13 to semiconductor devices. As a result, the voltage from stage 13 can be applied to individual devices correctly, and ineffective devices can be prevented from being decided as defective devices erroneously.

COPYRIGHT: (C)1979,JPO&Japio

⑩日本国特許庁(JP)

⑪特許出願公開

⑫公開特許公報(A)

昭54-111286

⑬Int. Cl.<sup>2</sup>

識別記号

⑭日本分類

庁内整理番号

⑮公開

昭和54年(1979)8月31日

H 01 L 21/66

99(5) C 6

6851-5F

発明の数 1

審査請求 未請求

(全 2 頁)

⑯半導体装置の検査方法

東京都港区芝五丁目33番1号

日本電気株式会社内

⑰特 願 昭53-18886

⑱出 願 人 日本電気株式会社

⑲出 願 昭53(1978)2月20日

東京都港区芝五丁目33番1号

⑳発 明 者 本間三智夫

㉑代 理 人 弁理士 内原晋

明 細 書

1. 発明の名称

半導体装置の検査方法

2. 特許請求の範囲

被検査の半導体装置を含む半導体ウェハの検査工程において、前記半導体ウェハの裏面に導電性物質を付着させた後、ウェハブローパースタージに該半導体ウェハを載せ、該スタージに電圧を印加した後、半導体装置の検査をすることを特徴とする半導体装置の検査方法。

3. 発明の詳細な説明

本発明は、半導体ウェハ上の半導体装置の検査方法に関するものである。

半導体ウェハ上に多数形成されたトランジスタ又はICチップをウェハ状態のまま載物台(スタージ)に載せ、間欠送り機構によつて1チップづつ送りながら自動的に電気特性を測定し、

良品と不良品に判別する検査装置(ウェハブローパー)がある。この検査装置は、電気特性試験時に載物台に電圧を印加し、トランジスタ又はICチップの所定の測定個所に探針をあてて、電気特性試験を行なうものである。

従来より使われているウェハブローパースタージは、平滑な表面を有し、金メッキ等の表面処理がなされている。一方、半導体ウェハの裏面には半導体装置製造時に拡散された不純物を含んだ層がある。このため、不純物の種類によつては、スタージの金属表面との間にオーミック・コンタクトができない場合がある。このような場合は、スタージに印加された電圧が半導体ウェハの基板に正しく印加されない。このため、特性試験時に半導体装置が正しく動作せず、良品を不良品と判断してしまうことが起きる。

本発明の目的は、上記のスタージからの電圧が半導体基板に正しく印加されない問題を解決し、半導体装置の良、不良を正しく判定する検査方法

を提供することにある。

本発明は、複数個の半導体装置を含む半導体ウエハーの検査工程において、前記、半導体ウエハーの表面にAu、Au、導電性樹脂等の導電性物質を付着させた後、ウエハーブローパーのステージに半導体ウエハーを載せ、ステージに電圧を印加した後、半導体装置の検査をすることを特徴とする半導体装置の検査方法である。

本発明によれば、ウエハーブローパーのステージの金属と導電性物質と半導体ウエハーの基板とをそれぞれオーミック・コンタクトにすることにより、ステージと半導体ウエハーの基板との接触をオーミックにすることができるため、ステージから印加した電圧は正しく半導体基板に印加される。これにより、半導体装置の検査時に半導体装置が正しく動作せず良品を不良品と判断する誤りが減少する。

本発明をよりよく理解するため、図面を用い従来の方法と、本発明の方法を説明する。

まず、従来の方法を説明する。

電圧に印加された電圧は正しく印加されるから、半導体装置の検査時に良品の半導体装置は正しく動作し、良品と誤って不良品と判断することがなくなり、信頼性の高い検査を行うことができる。

#### 4. 図面の簡単な説明

第1図は、従来の半導体ウエハーの検査方法の1例を説明する断面図、第2図は本発明の1実施例を説明する断面図である。

1、11……半導体ウエハー、2……不純物拡散領域、3、13……ウエハーブローパーのステージ、14……アルミニウムと半導体の合金層。

代理人 弁理士 内 原 啓

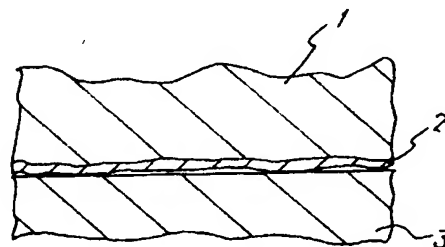
第1図は従来の半導体ウエハーの検査方法の1例を説明する断面図である。

ブローパーのステージ3と半導体ウエハー1の表面の不純物が拡散された領域2は、非オーミック・コンタクトである。このため、半導体ウエハーの基板1とステージ3との間には、大きな抵抗が生じ、ステージから印加された電圧は正しく半導体基板に印加されない。このことにより、半導体装置の検査時に良品の半導体装置が正しく動作せず、良品を不良品と誤って判断してしまうことが起る。

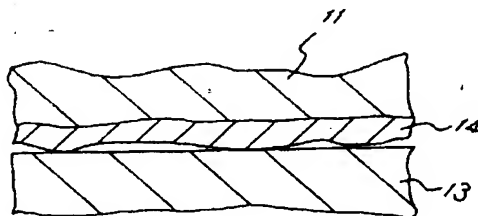
次に、本発明を実施例により説明する。

第2図は本発明の1実施例を説明する断面図である。

半導体ウエハー11の表面に導電性物質、例えば、アルミニウムを蒸着し、加熱して半導体ウエハーの不純物が拡散された領域で半導体とアルミニウムの合金層14を形成する。合金層14とステージ13及び半導体基板11とはそれぞれオーミック・コンタクトを形成し、ステージ13から半導体装置



第1図



第2図